

Korea patent issue No. : 10-0233146

Title : Method of fabricating polycrystalline silicon

Abstract

The present invention relates to a method of fabricating a polycrystalline silicon film that performs a hydrogen plasma process before polycrystalline silicon is deposited. The hydrogen plasma pre-process is performed before polycrystalline silicon is deposited directly, thereby removing an amorphous silicon transition layer, which is formed on an amorphous substrate and an interface of polycrystalline silicon, and at the same time, effectively removing impurities on the interface using a washing effect of the hydrogen plasma.

공고특허10-0233146

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl. <sup>6</sup>  
H01L 21/20

(45) 공고일자 1999년12월01일  
(11) 공고번호 10-0233146  
(24) 등록일자 1999년09월10일

(21) 출원번호	10-1996-0034609	(65) 공개번호	특1998-0015324
(22) 출원일자	1996년08월21일	(43) 공개일자	1998년05월25일
(73) 특허권자	삼성전자주식회사 윤종윤 경기도 수원시 팔달구 매탄3동 416		
(72) 발명자	최준후 서울특별시 서대문구 북가좌1동 186-60번지 현대아파트 101동 701호 김치우 서울특별시 서초구 서초동 삼풍아파트 13동 607호 이시우 경상북도 포항시 남구 효자동 산 31 790-784 박영배 경상북도 포항시 남구 효자동 산 31 790-784		
(74) 대리인	김원호 최현석		

심사관 : 남승희

(54) 다결정 실리콘의 제조 방법

요약

본 발명은 다결정 실리콘막의 제조 공정시 다결정 실리콘을 증착하기에 앞서 수소 플라즈마 공정을 실시하는 제조 방법에 관한 것이다. 기판에 다결정 실리콘을 직접 증착하기 전에 반응기 내에서 수소 플라즈마 선처리 공정을 수행하여 비정질 기판과 다결정 실리콘 계면에 생성되는 비정질 실리콘 전이층을 제거함과 동시에 수소 플라즈마 세정 효과를 이용하여 계면에 존재하는 불순물을 효과적으로 제거할 수 있다.

명세서

도면의 간단한 설명

제1도는 종래의 저온 화학 기상 증착법(chemical vapor deposition:CVD)에 의하여 증착된 다결정 실리콘막을 도시한 단면도이고,

제2도는 제1도의 시료를 투과 전자 현미경(transmission electronic microscope)으로 관찰한 사진이고,

제3도는 본 발명의 실시예에 따른 저온 화학 기상 증착법에 의하여 증착된 다결정 실리콘막을 도시한 단면도이고,

제4도는 제3도에 도시한 시료를 투과 전자 현미경으로 관찰한 사진이다.

\* 도면의 주요부분에 대한 부호의 설명

2 : 비정질 기판 4 : 오일층

6 : 비정질 실리콘 전이층 8 : 다결정 실리콘막

10 : 미세 나결정 실리콘막

발명의 상세한 설명

발명의 목적

### 발명이 속하는 기술 및 그 분야 종래기술

본 발명은 다결정 실리콘의 제조 방법에 관한 것으로서, 특히, 비정질 기판이나 절연막 위에 다결정 실리콘을 증착하기에 앞서 전처리를 함으로써 비정질 실리콘 전이층을 제거하는 방법에 관한 것이다.

현재 평면 표시 장치로서 박막 트랜지스터를 수회형 소자로 사용하는 액정 표시 장치가 주목받고 있으며 이러한 박막 트랜지스터의 반도체층으로 비정질 실리콘이나 다결정 실리콘이 사용되고 있다.

비정질 실리콘을 사용하는 공정은 유리의 스트레인 점(strain point)인 600℃ 이하에서 가능한 장점이 있으나 소자의 특성은 떨어진다. 다결정 실리콘은 비정질 실리콘에 비하여 수백배의 전계 이동도를 가지므로 화소에서 차지하는 면적이 작고 광전류가 거의 발생하지 않아 구동 회로의 집적이 가능하고 대형, 고정세에 적합하다.

비정질 실리콘을 결정화하여 다결정 실리콘을 제조하는 방법에는 고상 재 결정법, 액시미 레이저 및 퍼니스(furnace) 열처리법 등이 있다. 고상 재 결정법은 저온에서 비정질 실리콘을 증착한 후 고온에서 열처리하여 다결정 실리콘을 형성하는 방법이고, 저온 열처리법은 저온에서 비정질 실리콘을 증착한 후 저온에서 레이저를 이용하여 결정화시키는 방법이다. 그러나 이러한 비정질 실리콘의 결정화법에서는 입자의 크기가 불균일해지거나 공정 시간이 길어지는 단점이 있다.

이상의 제조 방법과 달리 화학 기상 증착의 방법을 이용하여 직접 다결정 실리콘을 증착하는 공정이 있다. 화학 기상 증착 공정은 반응실에서 가스 상태의 화학 물질이 다른 기스와 반응해서 원하는 물질을 내고 이 물질이 기판에 적층되는 것으로 반응실의 일쪽에 따라 저압, 상압 및 고압 화학 기상 증착법으로 분류되고, 성막온도에 따라서는 고온과 상온 및 저온 공정으로 나눌 수 있으며, 에너지원으로서는 열, 플라즈마 및 자외선 등이 이용된다. 그런데, 고온 화학 기상 증착법은 600℃ 이상의 증착 온도가 요구되어 고가의 기판을 사용해야 한다는 문제점이 있다.

한편, 저온 화학 기상 증착법을 이용하면 결정 입자가 크고 결정성이 좋은 물질을 확보할 수 있으며 고온 공정의 단점인 고가의 기판을 필요로 하지 않고 공정을 간단히 진행하는 것이 가능하다. 이러한 저온 공정에는 저압에서 공정이 진행되는 저압 화학 기상 증착법과, 에너지원으로서는 플라즈마가 사용되는 플라즈마 여기 화학 기상 증착법(plasma enhanced chemical vapor deposition:PECVD)이 있다.

그러면, 첨부한 도면을 참고로 하여 저온 화학 기상 증착을 이용한 종래의 다결정 실리콘막의 제조 방법에 대하여 더욱 상세히 설명한다.

반응기 내에 유리, 이산화규소 혹은 질화실리콘 등과 같은 비정질 구조의 기판(2)을 장착하고  $\text{SiH}_4$ ,  $\text{SiF}_4$ ,  $\text{Si}_2\text{H}_6$ ,  $\text{Si}_3\text{H}_8$  등의 혼합 기체를 플라즈마 상태로 여기시킨 후 수소 등의 가스를 주입하면, 혼합 기체와 주입가스가 반응하여 실리콘(Si)과 나머지 부산물이 생기고 실리콘이 기판에 증착된다. 이때 반응기 내의 온도는 400℃이며 증착시 진공도는 약 0.1 내지 100 Torr이다.

제1도는 그 결과 생긴 단면도를 나타낸 것으로서, 위에서 설명한 저온에서 행해진 플라즈마 여기 화학 기상 증착법에 의하여 증착된 다결정 실리콘막을 도시한 단면도로서, 비정질 기판(2)과 다결정 실리콘막(8)의 사이에 20 Å 내지 30 Å 가량의 오일층(4)과 비정질 실리콘 전이층(6)이 형성되어 있음을 알 수 있다.

제2도는 이상의 방법으로 증착한 미세 다결정 실리콘막을 두와 전자 현미경으로 관찰할 단면도로서, 기판(2)과 미세 다결정 실리콘막(10) 사이에 화살표가 지시하는 바와 같이 비정질 실리콘 전이층(6)이 관찰된다.

여기에서 알 수 있는 것처럼, 이러한 종래의 제조 방법에서는 기판(2)과 다결정 실리콘막(8)의 사이에 비정질 실리콘 전이층(6)이 생성되어 이동도가 저하된다. 또한, 박막 트랜지스터를 제조하기 위해서는 여러번의 열처리를 수행해야 하는데, 이 경우 다결정 실리콘의 크레인 성장(grain growth)이 일어나 기판(2)에 증착된 다결정 실리콘막(8)의 결밀도가 저하되는 문제점이 있다. 비정질 실리콘 전이층(6)은 반응기 내에 잔존하는 산소 및 탄화 수소와 같은 불순물이 실리콘의 결정화(crystallization)를 방해하기 때문에 생기는 것이며 특히 증착 속도가 빨라지는 경우에는 전이층의 두께가 더욱 증가한다.

### 발명이 이루고자하는 기술적 과제

본 발명의 과제는 이러한 문제점을 해결하기 위한 것으로서, 다결정 실리콘의 증착시 생성되는 비정질 실리콘 전이층을 억제시키는 데 있다.

### 발명의 구성 및 작용

이러한 과제를 해결하기 위한 본 발명에 따른 다결정 실리콘의 제조 방법은, 수소를 이용한 플라즈마 전처리 단계와 화학 기상 증착법으로 다결정 실리콘을 형성하는 단계를 포함하고 있다.

본 발명에 따른 이러한 다결정 실리콘의 제조 방법에서는 수소 플라스마 전처리를 통해 기판 세정 및 계면의 불순물 제거와 비정질 실리콘 전이층의 성장을 억제하게 된다.

그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 따른 다결정 실리콘 제조 방법에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있을 정도로 상세히 설명한다.

본 실시예에 따른 제조 방법은 다음과 같다.

반응기 내에 유리 또는 이산화규소 등의 비정질 기판(2) 혹은 질화실리코 절연막(2)을 장전하고 반응기 내에 수소 가스를 50 내지 200 sccm의 플로 레이트(flow rate)로 주입한 후, 15W 내지 200W의 전원을 인가하여 수소 원자를 플라스마 상태로 여기시킨다.

여기된 수소는 기판(2) 표면에 존재하는 탄화수소(hydrocarbon) 등의 불순물이나, 약한 실리콘-실리콘 결합 및 실리콘-산소의 결합을 제거하고 기판(2)을 세정하는 역할을 하며, 기판(2)을 식각하여 기판(2) 표면의 거칠기를 증가시켜 핵 성장점을 제공하여 비정질 실리콘 전이층(6)의 성장을 억제하게 된다.

여기에서 핵 성장점은 증착된 원자가 기판에 도달하여 안정될 수 있는 격자 위치를 말하며 이 위치가 잘 형성되어야 결정성을 갖는 막을 얻을 수 있다. 이 핵 성장점은 박막 성장물에 큰 영향을 미치는 요소이기도 하다.

다음, 전극을 유지한 상태에서 연속하여 혼합 소스 가스를 흘려주고 플라스마 상태로 여기시켜 기판(2)에 실리콘을 증착하여 제3(a)도에 도시한 바와 같이 미세 다결정 실리콘(10) 및 제3(b)도에 도시한 바와 같이 다결정 실리콘(8)을 (110)우선 방향성을 가지도록 하여 500nm를 형성한다.

이때 사용된 혼합 반응 가스는  $\text{SiH}_4$ ,  $\text{SiF}_4$  및  $\text{Si}_2\text{H}_6$ 이고 초기 진공도는  $10^{-6}\text{Torr}$ , 기판 온도는  $100^\circ\text{C}$ 에서  $400^\circ\text{C}$ 였으며 출력 밀력은 0.1 내지 0.4 Torr였다.

제3도는 그 결과 생긴 단면도를 나타낸 것으로 본 발명의 실시예에 따른 플라스마 여기 화학 기상 증착법에 의하여 증착된 미세 다결정 실리콘막(10) 및 다결정 실리콘막(8)을 도시한 단면도이다. 전자 분광 현미경에 의한 측정 결과 불순물이 스퍼트럼의 한계치인 1at% 보다 낮은 수치로 나타났다.

제4도는 본 발명의 실시예에 따른 미세 다결정 실리콘막을 두과 전자 현미경으로 관찰한 단면을 나타낸 사진이다. 수소 플라스마 전처리 공정 후 이산화규소 기판(2)과 미세 다결정 실리콘막(10) 사이의 비정질 실리콘 전이층(6)이 효과적으로 제거되었으며 유리 등의 기판(2) 위에 그러한 크기가 약 20nm인 미세 다결정(10)이 형성되어 있다.

이상의 제조 방법에서는 기판 위에 다결정 실리콘을 증착하기에 앞서 수소 플라스마 전처리 공정을 수행하여 결정 성장을 용이하게 한다.

### 발명의 효과

따라서, 본 발명에 따른 저온 다결정 실리콘 제조 방법에서는 비정질 기판과 다결정 실리콘 사이에 존재하는 비정질 실리콘 전이층을 핵 성장점을 제공함으로써 제거할 수 있고, 오제(auger) 전자 분광계의 측정 한계치인 1at.%미만으로 오염층을 줄이는 효과가 있다.

### (57)청구의 범위

#### 청구항1

비정질 기판에 수소 가스를 이용한 수소 플라스마 전처리 공정을 실시하는 단계, 다결정 실리콘을 증착하는 단계를 포함하는 다결정 실리콘의 제조 방법.

#### 청구항2

제1항에서, 상기 비정질 기판으로 유리나 이산화규소 또는 질화실리코를 사용하는 다결정 실리콘의 제조 방법.

#### 청구항3

제1항에서, 상기 전처리 공정은 플로 레이트가 50 내지 20 sccm인 수소 가스를 사용하는 다결정 실리콘의 제조 방법.

#### 청구항4

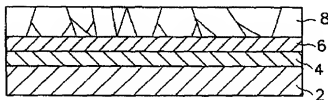
제1항에서, 상기 전처리 공정은 수소를 15 내지 200W의 전원을 이용하여 여기시키는 다결정 실리콘의 제조 방법.

#### 청구항5

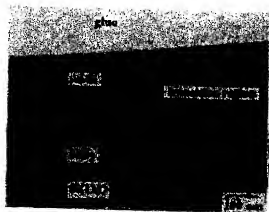
제1항에서, 상기 다결정 실리콘은 플라즈마 여기 화학 기상 증착법을 이용하는 다결정 실리콘의 제조 방법.

도면

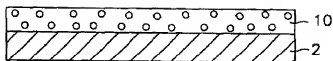
도면1



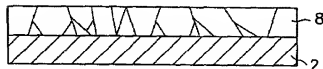
도면2



도면3a



도면3b



도면4

